# ENT COOPERATION TREA

	From the INTERNATIONAL BUREAU	
PCT	То:	
NOTIFICATION OF ELECTION  (PCT Rule 61.2)  Date of mailing:	United States Patent and Trademark Office (Box PCT) Crystal Plaza 2 Washington, DC 20231 ÉTATS-UNIS D'AMÉRIQUE	
28 January 1999 (28.01.99)	in its capacity as elected Office	
International application No.: PCT/JP98/03177	Applicant's or agent's file reference: 219700541971	
International filing date: 15 July 1998 (15.07.98)	Priority date: 15 July 1997 (15.07.97)	
Applicant: WATANABE, Takayoshi et al		
in a notice effecting later election filed with the Inter  .  2. The election X was  was not  made before the expiration of 19 months from the priority Rule 32.2(h)		
Rule 32.2(b).		
The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland	Authorized officer:  J. Zahra	
acsimile No.: (41-22) 740.14.35	Telephone No.: (41-22) 338.83.38	

Facsimile No.: (41-22) 740.14.35

# INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP98/03177

A CLA	SSIFICATION OF SUBJECT MATTER				
Int	C.C16 H01L21/60, H01L21/3205				
According to International Patent Classification (IPC) or to both national classification and IPC  B. FIELDS SEARCHED					
Int	Minimum documentation searched (classification system followed by classification symbols) Int.Cl <sup>6</sup> H01L21/60, H01L21/3205				
Document	ation searched other than minimum documentation to	the extent that such decrease			
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1998  Kokai Jitsuyo Shinan Koho 1971-1998 Jitsuyo Shinan Toroku Koho 1996-1998					
Electronic	data base consulted during the international search (n	ame of data base and, where practicable,	search terms used)		
			-,		
C. DOC	UMENTS CONSIDERED TO BE RELEVANT				
Category*					
· x	Citation of document, with indication, where	appropriate, of the relevant passages	Relevant to claim No.		
"	JP, 9-172021, A (Sony Corp. 30 June, 1997 (30. 06. 97),		1, 3, 4, 8		
Y	Column 4, line 38 to column 5,	line 33 (Family: none)	5-7, 10-12,		
A			14-16, 18-22 2, 9, 17		
Y	JP, 4-234126, A (N.V. Phili	.ps '	1,5-8,12,16,		
	Gloeilampenfabrieken), 21 August, 1992 (21. 08. 92		20, 21		
A	Column 3, line 38 to column	4. line 32	2-4, 9-11,		
	& EP, 479373, Al & US, 552	27734, A	13-15, 17-19		
Y	JP, 2-111029, A (Matsushita	Electric Industrial			
	CO., Ltd.),		1, 3-8, 10-12, 14-16, 18-21		
A	24 April, 1990 (24. 04. 90), Refer to page 2, lower right	, dolume 1: 10 :			
	Page 3, upper left column, lin	e 18 lower loft column	2, 9, 13, 17, 22		
	I True to co tower lidut colum	nn. line 10	22		
	& US, 5116228, A & KR, 930	2517, B1			
× Furthe	er documents are listed in the continuation of Box C.				
		See patent family annex.			
A docum	categories of cited documents: ent defining the general state of the art which is not	"T" later document published after the intern	ational filing date or priority		
t carrier	E cartier document but published on or after the international filing date.				
cited to	cited to establish the publication doubts on priority claim(s) or which is				
"Y" document of particular relevance; the claimed invention cannot be			imed invention cannot be		
means considered to involve an inventive step when the document is			hen the document is		
*P* document published prior to the international filing date but later than the priority date claimed the priority date claimed combination being obvious to a person skilled in the art document member of the same patent family			n l		
Date of the a	Date of the actual completion of the international search  12 October 1998 (12 10 99)				
12 October, 1998 (12. 10. 98)  Date of mailing of the international search report 20 October, 1998 (20. 10. 98)					
Name and m	ailing address of the ISA/	Authorized officer			
Japa	nese Patent Office	*			
Facsimile No.		Telephone No.			

# INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP98/03177

		PCT/JP98/03177	
C (Continua	ation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant	ant passages	Relevant to claim No.
Y	JP, 9-148378, A (Dainippon Printing Co., 6 June, 1997 (06. 06. 97),	, Ltd.),	10, 11, 16-21
A	Column 4, lines 16 to 36 (Family: none)		12-14
Y A	JP, 5-206221, A (Casio Computer Co., Ltd 13 August, 1993 (13. 08. 93), Column 3, line 35 to column 4, line 4 (Fami		1, 3-5, 11, 12, 14-16 13
A	JP, 9-17794, A (NEC Corp.), 17 January, 1997 (17. 01. 97), Column 3, line 9 to column 4, line 2 (Fami		22
EX	JP, 9-330949, A (Matsushita Electric Ind		1, 3, 4, 7, 8,
EY	22 December, 1997 (22, 12, 97)		10, 11, 21
EA	Column 6, lines 6 to 14; column 7, lines & EP, 844656, Al	31 to 39	5, 6, 12, 14-16, 18-20 2, 4, 9, 12, 13, 17, 22
			i
m PCT/IS			

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

# **PCT**

### 世界知的所有権機関 国際事務局 特許協力条約に基づいて公開された国際出願



(51) 国際特許分類6 H01L 21/60, 21/3205

(11) 国際公開番号 A1 WO99/04424

(43) 国際公開日

1999年1月28日(28.01.99)

(21) 国際出願番号

PCT/JP98/03 77

(22) 国際出願日

1998年7月15日(5.07.98)

(30) 優先権データ 特願平9/189660 | 5 | 15 | 15.07 | 17 | 1P

(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)[JP/JP] 〒101-8010 東京都千代田区神田駿河台四丁目6番地

〒101-8010 東京都干代田区神田駿代 Tokyo, (JP)

(72) 発明者;および

(75) 発明者/出願人(米国についてのみ)

渡部隆好(WATANABE, Takayoshi)[JP/JP]

志儀英書(SHIGI, Hidetaka)[JP/JP]

春日部進(KASUKABE, Susumu)[JP/JP]

森 照亨(MORI, Terutaka)[JP/JP]

〒244-0817 神奈川県横浜市戸塚区吉田町292番地

株式会社 日立製作所 生產技術研究所内 Kanagawa, (JP)

(74) 代理人

弁理士 小川勝男(OGAWA, Katsuo)

〒100-8220 東京都千代田区丸の内一丁目5番1号

株式会社 日立製作所内 Tokyo, (JP)

(81) 指定国 CN, KR, SG, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

添付公開書類

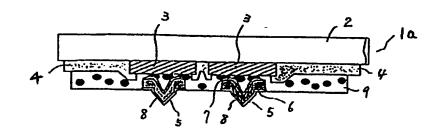
国際調査報告書

(54)Title: SEMICONDUCTOR DEVICE, MOUNTING STRUCTURE THEREOF AND METHOD OF FABRICATION THEREOF

(54)発明の名称 半導体デバイスおよびその実装構造体並びにその製造方法

(57) Abstract

A semiconductor device for facilitating high density mounting at low cost without causing any defective conduction at the time of connection with a substrate, a mounting structure thereof and a method of fabrication thereof, characterized in that a pyramidal bump electrode is bonded onto each pad electrode arranged on a semiconductor chip.



.

基板との接続時に導通不良を発生させることなく、高密度実装を容易 に、且つ低コストで可能にした半導体デバイスおよびその実装構造体並 びにその製造方法を提供するために、本発明は、角錐形状の突起電極を、 半導体チップ上に配列された各パッド電極上に接合して構成したことを 特徴とする。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

SD

アルバニア アルメニア オーストリア オーストリア アゼルバイジャン ボズニア・ヘルツニゴビナ バルバドス AM AT AU ZABEFGJRYAFGHIMNUYZEK バルバトス ベルバギナ・ファソ ブルギガン ベラシシル ベランル ベン・シント 

ファンラン イラスポンシン 英国 レン・ グルン・ グア GGGGGGGGGHH クガガギギギリロンン がサビアア・ヤチリロンン ア ア ・マチリウンン ア ア ・マチリウンン DELNSTPEGP

LK LRSTUV LUV MD MG MR MW MELOZLTOU PPRU

スロヴェニア スロヴァキア シエラ・レオネ セネガル スワジランド チャーゴー STTTTTTTUUUUVYX タジキスタン トルクメニスタン トルッスーへップ トルコ トリニダッド・トパゴ ウクライナ ウガンダ ワガンタ 米国 ウズベキスタン ヴィエトナム ユーゴースラビア ジンパブエ

#### 明細 書

半導体デバイスおよびその実装構造体並びにその製造方法

#### 5 技術分野

この発明は、半導体チップの実装技術、特に半導体チップ上に高密度 に突起電極である角錐形状を形成して基板に実装できるようにした半導 体デバイスおよびその実装構造体並びにその製造方法に関する。

#### 10 背景技術

1.5

20

マイクロコンピュータなどの半導体素子においては、集積回路の多機 能化、高密度化がますます増大し、外部回路との接続を行う端子の数が 急速に増大し、また、複雑に成ってきている。そのため半導体チップの 周辺に設けたワイヤボンディングを接続して外部回路との接続を行うワ イヤボンディング方式は、既に限界に達している。また、ワイヤボンデ ィング方式は、内部領域の配線を周辺部のボンディングパッドまで引き 回すので配線長が長くなり、信号伝達速度が遅延する欠点があるため、 高速動作が要求される論理LSIの実装方式としては、不向きである。 このような理由から、内部接続領域を削減するかが鍵になり、この点、 接続領域をチップ上に限定することが出来るフリップチップ接続が有力 な接続技術として注目されている。この、フリップチップ方式は、チッ プの周辺のみならず、内部領域にも端子を設けることが出来るので、チ ップの多ピン化を促進することが出来る利点がある。また、フリップチ ップ方式はワイヤブンディング方式に比べてチップ上の配線長を短くす ることが出来るので、論理LSIの高速化を促進できる利点がある。 25

そこで、従来のフリップチップ方式でチップ上に突起電極を形成する

方法としては、特開平6-268201号公報に記載されている方法が 知られている。

上記従来のフリップチップ方式でチップ上に突起電極を形成する方法 は、半導体チップに切り出した状態でホトリソ工程、多層金属膜の成膜 5 工程、さらに、半田を溶融させるための熱処理工程など、チップ自体が 過酷な条件下に更されてしまうことになる。また、工程完了までの時間 が長く、これでは、切り出した状態で当初良品チップであったものがそ の過酷な条件にて不良になったり、作業ミスにより歩留まりが低下して しまう課題がある。また、そのような工程を行うには、装置上、作業性、 10 経済性等の理由によりコストが高くなるという課題を有していた。即ち、 ウエハより切り出した半導体チップ上に突起電極を形成する方法におい て、従来技術では、良品の半導体チップを過酷な条件に何回も行う工程 が施されてしまい、さらには、工程完了を長く、製造工程が複雑になる という課題がある。このことにより、歩留まりを低下してしまう。また、 15 従来技術による形成方法で半田溶融して形成した場合は、その高さバラ ツキが大きく基板との接続時に導通不良となるという大きな課題を有し ていた。

本発明の目的は、上記課題を解決すべく、基板との接続時に導通不良 を発生させることなく、高密度実装を可能にした半導体デバイスおよび その実装構造体を提供することにある。

また、本発明の他の目的は、基板との接続時に導通不良を発生させることなく、高密度実装を容易に、且つ低コストで可能にした半導体デバイスおよびその実装構造体を提供することにある。

また、本発明の他の目的は、製造工程を簡略化して、新規な突起電極 を半導体チップのパッド電極に接合して、低コストの半導体デバイスを 製造することができるようにした半導体デバイスの製造方法を提供する ことにある。

### 発明の開示

15

上記目的を達成するために、本発明は、複数の四角錐等の角錐形状の 5 突起電極の各々を、半導体チップ上に配列された各パッド電極上に接合 して構成したことを特徴とする半導体デバイスである。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を、半 導体チップ上に配列された各パッド電極上に異方性導電フィルムを介し て接合して構成したことを特徴とする半導体デバイスである。

10 また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を、半 導体チップ上に配列された各パッド電極上に熱圧着により接合して構成 したことを特徴とする半導体デバイスである。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を、半 導体チップ上に配列された各パッド電極上に熱圧着により合金化して接 合して構成したことを特徴とする半導体デバイスである。

また、本発明は、前記半導体デバイスにおいて、前記各突起電極の母 材を硬質のNiで構成したことを特徴とする。

また、本発明は、前記半導体デバイスにおいて、前記各突起電極の母 材が軟質のCuで構成したことを特徴とする。

20 また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導 25 体チップ上に配列された各パッド電極上に異方性導電フィルムを介して 接合して構成した半導体デバイスについて、前記各突起電極を基板上に

10

15

25

形成された各端子に接合して実装することを特徴とする半導体デバイス の実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に熱圧着により接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に熱圧着により合金化して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子にはんだ接合して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に異方性導電フィルムを介して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子にはんだ接合して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に熱圧着により接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子にはんだ接合して実装することを特徴とする半導体デバイスの実装構造体である。

10

15

20

25

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に熱圧着により合金化して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子にはんだ接合して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に異方性導電フィルムを介して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に熱圧着により接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体である。

また、本発明は、複数の四角錐等の角錐形状の突起電極の各々を半導体チップ上に配列された各パッド電極上に熱圧着により合金化して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体である。

15

また、本発明は、前記半導体デバイスの実装構造体において、前記半 導体デバイスにおける各突起電極の母材は、硬質のNiであることを特 徴とする。

また、本発明は、前記半導体デバイスの実装構造体において、前記半 5 導体デバイスにおける各突起電極の母材は、軟質のCuであることを特 徴とする。

また、本発明は、特定の結晶配向面を有する基材上に半導体チップ上に配列された複数のパッド電極に対応させて四角錐等の角錐形状の穴をフォトリソエッチングによって形成する角錐形状の穴形成工程と、該角錐形状の穴形成工程で形成された各角錐形状の穴に応じた有機材料からなるパターンを前記基材上に形成するパターン形成工程と、前記角錐形状の穴形成工程で形成された各角錐形状の穴内および前記パターン形成工程で形成された各角錐形状の穴内および前記パターン形成工程で形成された各角錐形状の突起電極を形成する導電材充填工程と、該導電材充填工程で形成された各角錐形状の突起電極と半導体チップ上に配列された各パッド電極とを接合する接合工程と、該接合工程で半導体チップ上に配列された各パッド電極に接合された各角錐形状の突起電極を前記基材から分離する分離工程とを有することを特徴とする半導体デバイスの製造方法である。

20 また、本発明は、半導体チップ上に形成する突起電極を、四角錐等の 角錐形状を有するものである。これは、半導体チップ上のパッド電極と 反転したパターンを別の特定の結晶配向面を有する基材上に形成後、半 導体チップ上のパッド電極に転写することにより外部との電気的な接続 をとるための四角錐等の角錐形状を有する突起電極を形成する。これに より、良品の半導体チップを過酷な条件に更されること無く製造工程を 簡略でき、低コストが図られる。

また、本発明は、特定の結晶配向面を有する基材として、<100>面の結晶配向を有するシリコン基板であることを特徴とする。

以上説明したように、前記構成により、高さのバラツキをなくして基板との接続時に導通不良を発生させることなく、高密度実装を可能にする半導体デバイスを得ることが可能となる。

また、前記構成により、高さのバラツキをなくして基板との接続時に 導通不良を発生させることなく、高密度実装を容易に、且つ低コストで 可能にした半導体デバイスの実装構造体を実現することが可能となる。

また、前記構成により、製造工程を簡略化して、新規な突起電極を半 10 導体チップのパッド電極に接合して、低コストの半導体デバイスを製造 することができる。

### 図面の簡単な説明

第1図は、本発明に係る半導体デバイスの第1の実施の形態を示す断 面図であり、第2図は、本発明に係る半導体デバイスの第1の実施の形 15 態を基板に実装する一実施の形態を示す断面図であり、第3図は、本発 明に係る半導体デバイスの第1の実施の形態を基板に実装する他の一実 施の形態を示す断面図であり、第4図は、本発明に係る半導体デバイス の第2の実施の形態を示す断面図であり、第5図は、本発明に係る半導 体デバイスの第2の実施の形態を基板に実装する一実施の形態を示す断 20 面図であり、第6図は、本発明に係る半導体デバイスの第2の実施の形 態を基板に実装する他の一実施の形態を示す断面図であり、第7図は、 本発明に係る半導体デバイスの第1の実施の形態を製造するための第1 の実施例を示す工程フローを示す図であり、第8図は、本発明に係る半 導体デバイスの第2の実施の形態を製造するための第2の実施例を示す 25 工程フローを示す図であり、第9図は、本発明に係る半導体デバイスの

. 15

第2の実施の形態を製造するための第3の実施例を示す工程フローを示 す図である。

# 発明を実施するための最良の形態

本発明に係る実施の形態について、添付の図面に従ってこれを説明す 5 る。

まず、プリント基板等の基板に高精度実装が可能になった半導体デバ イスの第1の実施の形態1aについて第1図~第3図を用いて説明する。 第1図は、プリント基板等の基板に高精度実装が可能になった半導体デ バイスの第1の実施の形態を示す断面図である。1aは、半導体デバイ スの第1の実施の形態を示す。2は、半導体チップである。3は、半導 体チップ2上に多数2次元に配列されて形成されたパッド電極、4は、 半導体チップ2上にパッド電極3を露出させて被覆された保護膜を示す。 5は、上記半導体チップ2をプリント基板等の基板21に高精度実装す るために、パッド電極3上に形成された突起電極を示す。9は、パッド 電極3と突起電極5とを導電接続するための異方性導電シートである。 突起電極 5 は、高密度実装 (0.2 mm以下の例えば0.13 mmまた は0.1mm、更に0.1mm以下のピッチ)にも対応可能なように、 底面の一辺が例えば10~60µmで先端を尖らせた四角錐等の角錐形 状を有し、母体が硬質のNi等のめっき膜6で、パッド電極3に対向す 20 る表面に金等のめっき膜7を形成し、基板21に形成された端子22と 接続される表面に金等のめっき膜8を形成している。当然、四角錐等の 角錐形状として、底面の一辺を60μm以上に形成することは可能であ る。この突起電極5は、後述するように、高密度に、しかも寸法(特に 高さ)のバラツキもなく、製造することが可能である。そして、突起電 25 極5は、半導体チップ2上に形成されたパッド電極3と異方性導電シー

25

ト9を挟んで200℃~300℃程度の熱圧着により金属同士が接合されて接続される。なお、四角錐形状の突起電極5は、型材に対してフォトリングラフィによりパターニングされて形成されるので、位置および大きさが高精度に決められ、その結果、半導体チップ2上に形成されたパッド電極3に対応して、高密度に、しかも寸法(特に高さ)のバラッキもなく、配設されることになる。

半導体デバイス1aを構成する突起電極5が実装されるプリント基板等の基板21上に形成された端子22は、配線23と接続される。そして、この配線23は、基板内を延ばされて他の半導体デバイスや他の回路と接続されることになる。また、基板21上に形成された端子22は、配線と同じ低抵抗のCr等の材料で形成される。なお、Cr等の材料の表面に、酸化されにくいNi等めっき膜や、更にAu等のめっき膜を形成してもよい。

半導体デバイス1aを構成する突起電極5と基板21上に形成された 端子22とは、第2図に示すように熱圧着によって接合されたり、また ははんだ付けによって接合されたりして実装される。更に、第3図に示すように、基板21の表面と半導体デバイス1aの異方性導電シート9との間は、接着剤または接着シート25によって接着され、半導体デバイス1aは、突起電極5と端子22との間において導電接合された状態 で、基板21上に強固に実装されることになる。

次に、プリント基板等の基板に高精度実装が可能になった半導体デバイスの第2の実施の形態1b、1cについて第4図~第6図を用いて説明する。第4図は、プリント基板等の基板に高精度実装が可能になった半導体デバイスの第2の実施の形態を示す断面図である。1b、1cは、半導体デバイスの第2の実施の形態を示す。第4図に示す半導体デバイスの第2の実施の形態1b、1cにおいて、第1図に示す半導体デバイスの第2の実施の形態1b、1cにおいて、第1図に示す半導体デバイ

10

25

スの第1の実施の形態1aとの相違点は、突起電極5と半導体チップ2上に形成されたパッド電極3との接合の仕方にある。半導体デバイスの第1の実施の形態1aでは、突起電極5とパッド電極3とを異方性導電シート9を挟んで熱圧着によって接合したが、半導体デバイスの第2の実施の形態1b、1cでは、突起電極5とパッド電極3とを熱圧着して金とスズとの合金10により金属結合するものである。この第2の実施の形態1b、1cにおいても、第1の実施の形態1aと同様に、四角錐等の角錐形状の突起電極5は、半導体チップ2上に形成されたパッド電極3に対応して、高密度に、しかも寸法(特に高さ)のバラツキもなく、配設されることになる。

第4図に示すように構成された半導体デバイス1b、1cをプリント 基板等の基板21に実装する方法は、第2図および第3図に示すのと同様に、第5図および第6図に示す。半導体デバイス1aを構成する突起電極5と基板21上に形成された端子22とは、第5図に示すように熱 圧着によって接合されたり、またははんだ付けによって接合されたりして実装される。更に、第6図に示すように、基板21の表面と半導体デバイス1aのパッド電極3および保護膜4との間は、接着剤または接着シート25によって接着され、半導体デバイス1aは、突起電極5と端子22との間において導電接合された状態で、基板21上に強固に実装20 されることになる。

以上説明したように、上記第1および第2の実施の形態によれば、半 導体チップ2に形成された多数のパッド電極3と基板21上に形成され た多数の端子22との間を多数のはんだボールで接合するのに比べて、 多数のはんだボールを供給して並べる治具は不要となるとともに、多数 のはんだボールの径のバラツキによって接合が不十分な箇所もなく、半 導体チップ2に形成された多数のパッド電極3と基板21上に形成され

10

た多数の端子22との間において、全てに亘って均一で、高密度の実装を行うことができる。即ち、上記第1および第2の実施の形態によれば、高さのバラツキもなく、多数の接点を高密度に、即ち0.2mm以下の例えば0.13mmまたは0.1mm、更に0.1mm以下のピッチにも対応できるように、配置できる高精度実装、即ち高密度実装が、治具等を用いることなく、低コストで実現することができる。

次に、先端を尖らせた四角錐等の角錐形状を有する突起電極5を形成し、この突起電極5を半導体チップ2に形成されたパッド電極3上に接合して半導体デバイスを製造する製造方法について、第7図、第8図、第9図を用いて説明する。

第7図に示す第1の実施例について説明する。

まず、四角錐等の角錐形状を形成する方法について説明する。即ち、 まず、<100>面の結晶配向を有するシリコン基材32の両面に熱酸 化により二酸化シリコン膜31を0.5μm程度形成して、二酸化シリ 15 コン酸化膜31を表面に施された特定の結晶配向面を有したシリコンウ エハ基板を得る。次に、第7図(a)に示すように、シリコン基板に対 して、熱酸化膜31をフォトリソエッチングにより半導体チップ2のパ ッド電極3と反転したパターンに加工する。次に、第7図 (b) に示す ように、シリコン基板上の熱酸化膜31をマスクとしてシリコン基板を 20 アルカリ性のエッチング液を用いて異方性エッチングし、<111>面 に囲まれた四角錐のエッチング穴(四角錐形状)36をシリコン基板上 に形成する。即ち、シリコン基板上には、異方性エッチングにより、< 111>面に囲まれた四角錐のエッチング穴(四角錐形状)36が形成 される。次に、該シリコン基板の熱酸化膜を除去し、新たにシリコン基 25 板の<111>面を、ウェット酸素中での熱酸化により、二酸化シリコ ン膜を、0.5μm程度形成する。そして、第7図(c)に示すように、

10

シリコン基板面に、めっき給電膜(C r 膜) 3 5、およびめっき給電膜 (N i 膜) 3 4 からなる多層金属膜を形成し、さらに、四角錐を有する 凹状パターンの先端部金属となるめっき膜を形成するための有機材料からなるパターン 3 3 を形成する。次に、第7図(d)に示すように、有機材料からなるパターン 3 3 の開口部に電気めっきにより硬質のN i 又は、軟質のC u 等のめっき膜 6 を充填形成する。続けて、上記各工程を終えた基板を洗浄、乾燥後、硬質のN i 等のめっき膜 6 のみに酸化防止、並びに接続確保をするために、第7図(e)に示すように、金めっき膜7を施す。その後、第7図(f)に示すように、レジスト剥離液を用いて有機材料からなるパターン 3 3 を剥離する。以上により、シリコン基材面上に四角錐形状を有する突起電極 5 を高精度に製造することができた。

次に、半導体チップ2のパッド電極3とシリコンウエハ基材面に形成された四角錐等の角錐形状の突起電極5とを接続する方法について説明する。即ち、第7図(g)に示すように、良品の半導体チップ2上に配列された多数のパッド電極3とシリコンウエハ基材面に形成された多数の四角錐形状の突起電極5を異方性導電シート9を介して電極同士を位置合わせした後、熱圧着して両者の電極を異方性導電シート9に存在する導電粒子を挟み込むように接合して接続する。次に、四角錐を有する20 凹状パターンを形成したシリコン基材面にめっき給電膜である多層金属膜35、34のうちシリコン基材面に接する最下層膜のクロム膜35を、他の金属を侵さない選択性のあるエッチング液により溶解除去させ、又は、34のうちシリコン基材面に接する熱酸化膜31を他の金属膜を侵さない選択性のあるエッチング液により溶解除去させ、又は、34のうちシリコン基材面に接する熱酸化膜31を他の金属膜を侵さない選択性のあるエッチング液により溶解除去させ、次にクロム、Cu膜をエッチングし、第7図(h)に示すように、シリコン基材面より四角錐等の角錐形状の突起電極5を半導体チップに分離転写する。続け

て、洗浄後、分離された四角錐等の角錐形状の突起電極(凸パターン) 5の表面に外部との良好な電気的な接続をとるため、第7図(i)に示すように、金めっき膜8を形成する。なお、クロムエッチング液、熱酸化膜エッチング液組成、条件を下記に示す。

5 クロム膜エッチング液組成及び条件

塩化アルミニウム6結晶水・・・・・250g/リットル

塩 酸 ……300mリットル/リットル

水 ・・・・・1リットルにする量

条件 液温:50℃

10 時間:全てのクロムが溶解する時間

熱酸化膜エッチング液組成及び条件

5.0%-フッ酸 ……1

40%-フッ化アンモニウム・・・・7 体積比

条件 液温:室温

15 時間:全ての熱酸化膜が溶解する時間

以上のように、良品の半導体チップ2上に多数配列された各パッド電極3上に新規な四角錐等の角錐形状を有した外部との接続を取るための突起電極5が高精度に形成することができた。これにより、半導体チップ2についての多数の接点を配置できる高精度実装を、高さバラツキも 無く高精度に、しかも容易に実行することができ、低コスト化が可能となった。即ち、第1の実施例に示す製造方法により、極めて高精度実装、即ち高密度実装が可能となった。また、多数の角錐形状の突起電極5の各々を半導体チップ2上の各パッド電極3に分離転写した後、シリコン等の基材32に形成された四角錐等の角錐形状の穴36を壊すことがないので、シリコン等の基材32を繰返し何回でも使用可能となり、低コスト化が図られる。

第8図に示す第2の実施例における第8図(a)~(d)まで示す製

次に第8図に示す第2の実施例について説明する。

精度に製造することができる。

造工程は、第7図に示す第1の実施例における第7図(a)~(d)まで示す製造工程と同様である。そして、Niめっき膜6を充填した後、基板を洗浄し、その後第8図(e)に示すように、Niめっき膜6のみにSnめっき膜11を施す。その後、第8図(f)に示すように、レジスト剥離液を用いて有機材料からなるパターン33を剥離する。以上により、シリコン基材面上に四角錐等の角錐形状を有する突起電極5を高

次に、半導体チップ2のパッド電極3とシリコンウエハ基材面に形成 10 された四角錐等の角錐形状の突起電極5とを接続する方法について説明 する。即ち、第8図(g)に示すように、半導体チップ側のコンタクト 孔(半導体チップ2のパッド電極3上)にワイヤボンディング法を用い てあらかじめ金のスタッドバンプ12を形成する。次に、第8図(h) に示すように、良品の半導体チップ2の多数のパッド電極3とシリコン 15 基材面に形成された多数の四角錐等の角錐形状の突起電極 5 とを、電極 同士を位置合わせした後、熱圧着することにより、温度を230℃以上 とするとスズめっき膜11は溶融して金のスタンドバンプ12と反応す ることによって金のスタンドバンプ12とスズめっき膜11との合金を 形成して金属結合し、接合される。その後、第1の実施例と同様に四角 20 錐等の角錐形状を有する凹状パターンを形成したシリコン基材面にめっ き給電膜である多層金属膜35、34のうちシリコン基材面に接する最 下層膜のクロム膜35を、他の金属を侵さない選択性のあるエッチング 液により溶解除去させ、シリコン基材面より四角錐形状の突起電極 5 を 半導体チップに分離転写する。続けて、洗浄後、分離された角錐形状の 25 突起電極 (凸パターン) 5の表面に外部との良好な電気的な接続をとる ため、第8図(i)に示すように、金めっき膜8を形成する。

ここでは、金とスズとの合金を形成し接合したもので説明したがこれ に限ったことではなく、高温はんだ等の接続方法もあり得る。

以上のようにして、良品の半導体チップ上に新規な角錐形状を有した 外部との接続を取るための突起電極5が形成された。このように半導体 デバイス1bを製造することにより、半導体チップ2についての多数の 接点を配置できる高精度実装を、高さバラツキも無く高精度に、しかも 容易に実現することができ、低コスト化が可能となった。即ち、第2の 実施例に示す製造方法でも、第1の実施例の製造方法と同様に、極めて 10 高精度実装、即ち高密度実装が可能となった。また、多数の角錐形状の 突起電極5の各々を半導体チップ2上の各パッド電極3に分離転写した 後、シリコン等の基材32に形成された四角錐等の角錐形状の穴36を 壊すことがないので、シリコン等の基材32を繰返し何回でも使用可能 となり、低コスト化が図られる。

15 次に第9図に示す第3の実施例について説明する。

第9図に示す第3の実施例における第9図(a)~(f)まで示す製造工程は、第8図に示す第2の実施例における第8図(a)~(f)まで示す製造工程と同様である。即ち、硬質のNi等のめっき膜6を充填した後、基板を洗浄し、その後第9図(e)に示すように、硬質のNi等のめっき膜6のみにSnめっき膜11を施す。その後、第9図(f)に示すように、レジスト剥離液を用いて有機材料からなるパターン33を剥離する。以上により、実施例2と同様に四角錐等の角錐形状を有する突起電極5を形成する。四角錐等の角錐形状を有する突起電極5は、シリコン基材面上に高精度に製造することができる。

25 次に、半導体チップ2のパッド電極3とシリコンウエハ基材面に形成 された四角錐形状の突起電極5とを接続する方法について説明する。即

ち、半導体チップ側のコンタクト孔 (半導体チップ2のパッド電極3) の表面は、一般的に合金アルミニウムできている。そこで、第9図(g) に示すように、コンタクト孔 (パッド電極3) の表面に、めっき技術に より無電解ニッケルめっき膜13を施す。続けて、金めっき膜14を施 す。つまり、半導体チップ2のパッド電極3の表面を、ニッケル/金か らなる表面に改質してやる。その後、第9図(h)に示すように、良品 の半導体チップ2の多数のパッド電極3とシリコン基材面に形成された 多数の四角錐等の角錐形状の突起電極5とを、電極同士を位置合わせし た後、熱圧着し、温度を230℃以上にするとスズめっき膜11が溶融 し、金めっき膜14と反応して金とスズとの合金を形成して金属結合し、 10 接合される。その後、第1および第2の実施例と同様に四角錐を有する 凹状パターンを形成したシリコン基材面にめっき給電膜である多層金属 膜35、34のうちシリコン基材面に接する最下層膜のクロム膜35を、 他の金属を侵さない選択性のあるエッチング液により溶解除去させ、シ リコン基材面より角錐形状の突起電極5を半導体チップに分離転写する。 15 続けて、洗浄後、分離された角錐形状の突起電極(凸パターン)5の表 面に外部との良好な電気的な接続をとるため、第9図(i)に示すよう に、金めっき膜8を形成する。

ここでは、金とスズとの合金を形成し接合したもので説明したがこれ 20 に限ったことではなく、高温はんだ等の接続方法もあり得る。

以上のようにして、良品の半導体チップ上に新規な四角錐等の角錐形状を有した外部との接続を取るための突起電極5が形成された。このように半導体デバイス1cを製造することにより、半導体チップ2についての多数の接点を配置できる高精度実装を、高さバラツキも無く高精度に、しかも容易に実現することができ、低コスト化が可能となった。即ち、第3の実施例に示す製造方法でも、第1および第2の実施例の製造

10

方法と同様に、極めて高精度実装、即ち高密度実装が可能となった。

なお、本発明は、上記実施例に限らず、複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極と電気的に接続された他の接続部、例えば電極ピッチを異ならしめた所謂再配線金属部上に接合することも、同様の技術思想を用いてできるものである。

## 産業上の利用可能性

本発明によれば、高さのバラツキをなくして基板との接続時に導通不良を発生させることなく、高密度実装を可能にする半導体デバイスを得ることが可能となる効果を奏する。また、本発明によれば、高さのバラツキをなくして基板との接続時に導通不良を発生させることなく、高密度実装を容易に、且つ低コストで可能にした半導体デバイスの実装構造体を実現することが可能となる効果を奏する。

また、本発明によれば、製造工程を簡略化して、新規な突起電極を半 導体チップのパッド電極に接合して、低コストの半導体デバイスを製造 することができる効果を奏する。即ち、外部との電気的な接続を取るた めの四角錐等の角錐形状を有する新規な突起電極を、半導体チップ上に 配列された高密度のパッド電極上に高精度に接合することが可能となり、 工程短縮が図られ、量産性を向上することが可能となる。特に四角錐等 の角錐形状を有する新規な突起電極を、半導体チップ上に配列された高 密度のパッド電極上に高精度に接合する方法では、良品の半導体チップ を過酷な条件に更されること無く、製造工程を簡略して低コストで製造 することが可能となる。

このように、本発明は、基板との接続時に導通不良を発生させること 25 なく、高密度実装を容易に、且つ低コストで半導体デバイスを提供する のに適している。

20

### 請求の範囲

- 1. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された 各パッド電極上に接合して構成したことを特徴とする半導体デバイス。
- 5 2.複数の角錐形状の突起電極の各々を、半導体チップ上に配列された 各パッド電極上に異方性導電フィルムを介して接合して構成したこと を特徴とする半導体デバイス。
  - 3. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された 各パッド電極上に熱圧着により接合して構成したことを特徴とする半 導体デバイス。
  - 4. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された 各パッド電極上に熱圧着により合金化して接合して構成したことを特 徴とする半導体デバイス。
- 5.複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極と電気的に接続された再配線金属部上に接合して構成したことを特徴とする半導体デバイス。
  - 6. 前記各突起電極の母材を、硬質のNiで構成したことを特徴とする 請求の範囲1ないし5いずれかに記載の半導体デバイス。
  - 7. 前記各突起電極の母材を、軟質のCuで構成したことを特徴とする 請求の範囲1ないし5いずれかに記載の半導体デバイス。
  - 8. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された 各パッド電極上に接合して構成した半導体デバイスについて、前記各 突起電極を基板上に形成された各端子に接合して実装することを特徴 とする半導体デバイスの実装構造体。
  - 25 9. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された 各パッド電極上に異方性導電フィルムを介して接合して構成した半導

10

体デバイスについて、前記各突起電極を基板上に形成された各端子に 接合して実装することを特徴とする半導体デバイスの実装構造体。

- 10. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に熱圧着により接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合して実装することを特徴とする半導体デバイスの実装構造体。
- 11. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に熱圧着により合金化して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合して実装することを特徴とする半導体デバイスの実装構造体。
- 12. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各ペッド電極上に接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子にはんだ接合して実装することを特徴とする半導体デバイスの実装構造体。
- 15 13. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に異方性導電フィルムを介して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子にはんだ接合して実装することを特徴とする半導体デバイスの実装構造体。
- 20 14. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に熱圧着により接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子にはんだ接合して実装することを特徴とする半導体デバイスの実装構造体。
  - 15. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列され 25 た各パッド電極上に熱圧着により合金化して接合して構成した半導体 デバイスについて、前記各突起電極を基板上に形成された各端子には

10

15

20

んだ接合して実装することを特徴とする半導体デバイスの実装構造体。

- 16. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体。
- 17. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に異方性導電フィルムを介して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体。
- 18.複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に熱圧着により接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体。
- 19. 複数の角錐形状の突起電極の各々を、半導体チップ上に配列された各パッド電極上に熱圧着により合金化して接合して構成した半導体デバイスについて、前記各突起電極を基板上に形成された各端子に接合し、前記半導体デバイスと基板との間を接着剤にて接着して実装することを特徴とする半導体デバイスの実装構造体。
- 20. 前記半導体デバイスにおける各突起電極の母材は、硬質のNiであることを特徴とする請求の範囲8ないし19いずれかに記載の半導体デバイスの実装構造体。
- 25 21. 前記半導体デバイスにおける各突起電極の母材は、軟質のCuであることを特徴とする請求の範囲8ないし19いずれかに記載の半導

.10

15

体デバイスの実装構造体。

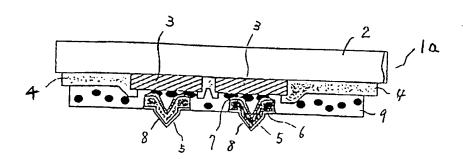
- 22. 特定の結晶配向面を有する基材上に半導体チップ上に配列された 複数のパッド電極に対応させて角錐形状の穴をフォトリソエッチング によって形成する角錐形状の穴形成工程と、
- 該角錐形状の穴形成工程で形成された各角錐形状の穴に応じた有機 材料からなるパターンを前記基材上に形成するパターン形成工程と、

前記角錐形状の穴形成工程で形成された各角錐形状の穴内および前 記パターン形成工程で形成された各パターン内に導電材を充填して前 記有機材料からなるパターンを取り除いて角錐形状の突起電極を形成 する導電材充填工程と、

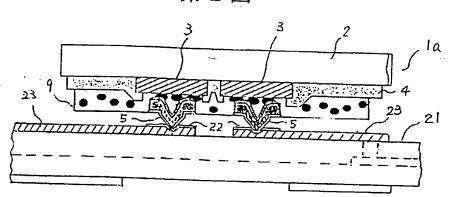
該導電材充填工程で形成された各角錐形状の突起電極と半導体チップ上に配列された各パッド電極とを接合する接合工程と、

該接合工程で半導体チップ上に配列された各パッド電極に接合された各角錐形状の突起電極を前記基材から分離する分離工程とを有することを特徴とする半導体デバイスの製造方法。

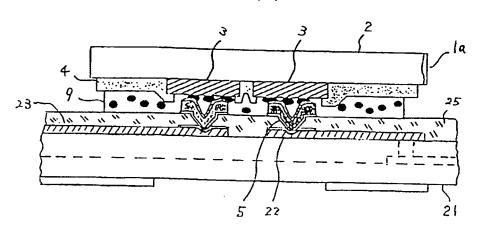
第1図



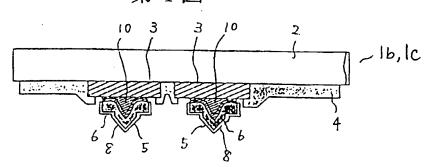
第2図



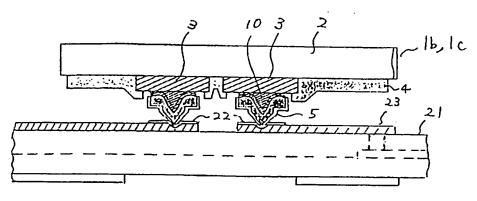
第3図



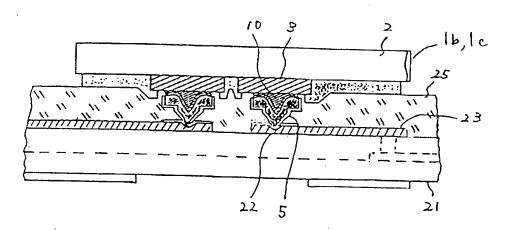
第4図



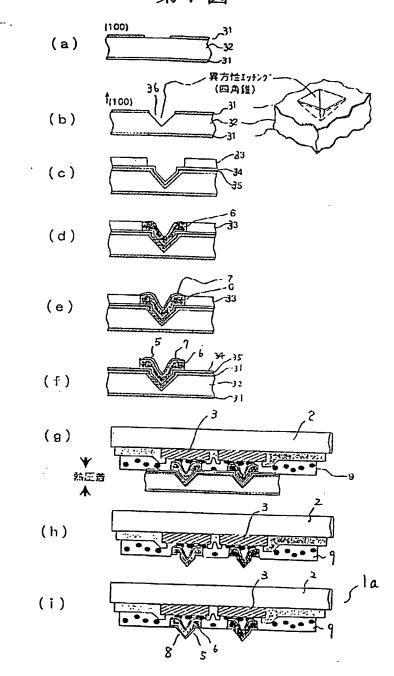
第5図



第6図

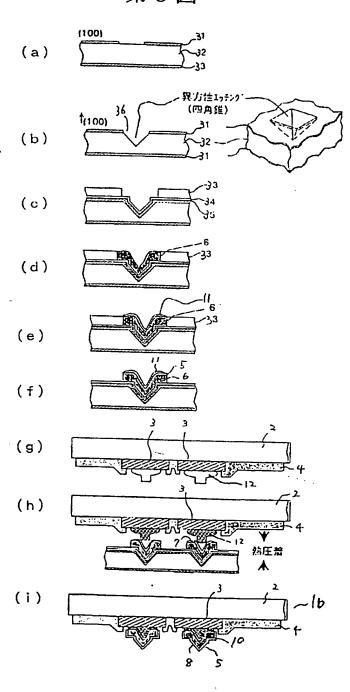


第7図

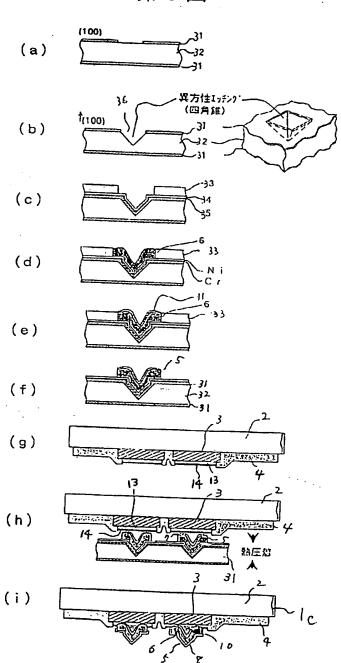


1

第8図



第9図



# Translation 2613

# PATENT COOPERATION TREATY

# **PCT**

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

28 A4

Applicant's or agent's file reference
219700541971

International application No.
PCT/JP98/03177

International Patent Classification (IPC) or national classification and IPC
H01L 21/60, 21/3205

PFOR FURTHER ACTION
See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)

Priority date (day/month/year)
15 July 1998 (15.07.98)
15 July 1997 (15.07.97)

Applicant

HITACHI, LTD.

Andthory	
Applicant HI	ITACHI, LTD.
This international preliminary examination report     Authority and is transmitted to the applicant accordi	has been prepared by this International Preliminary Examining ing to Article 36.
2. This REPORT consists of a total of5	sheets, including this cover sheet.
This report is also accompanied by ANNEX been amended and are the basis for this report (see Rule 70.16 and Section 607 of the Adm	ES, i.e., sheets of the description, claims and/or drawings which have out and/or sheets containing rectifications made before this Authority alinistrative Instructions under the PCT).
These annexes consist of a total of	sheets.
3. This report contains indications relating to the follow	ving items:
I Basis of the report	
II.	
III Non-establishment of opinion with	regard to novelty, inventive step and industrial applicability
IV Lack of unity of invention	
V Reasoned statement under Article 3 citations and explanations supporting	35(2) with regard to novelty, inventive step or industrial applicability; and such statement
VI Certain documents cited	TC 2
VII Certain defects in the international a	application 80 5 A
VIII Certain observations on the internat	RECEIVED  2800 MAIL RO
	2000 1 RO
Date of submission of the demand	Date of completion of this report
26 August 1998 (26.08.98)	20 September 1999 (20.09.1999)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.
Form PCT/IPEA/409 (cover sheet) (January 1994)	

THIS PAGE BLANK (1)

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP98/03177

I. Basis of t	he report		
1. This repo	ort has been drawn of the last	on the basis of (Replacement sheets in this report as "originally filed"	s which have been furnished to the receiving Office in response to an invitation and are not annexed to the report since they do not contain amendments.):
	the international	application as originally filed.	
	the description,	pages	_, as originally filed,
		pages	, filed with the demand,
		pages	, filed with the letter of,
		pages	, filed with the letter of
	the claims,	Nos	_ , as originally filed,
		Nos.	, as amended under Article 19,
		Nos	, filed with the demand,
		Nos.	, filed with the letter of,
		Nos	, filed with the letter of
	the drawings,	sheets/fig	, as originally filed,
		sheets/fig	
		sheets/fig	, filed with the letter of,
		sheets/fig	, filed with the letter of
2. The amen	dments have resulte	ed in the cancellation of:	
	the description,	pages	
	the claims,	Nos	
	the drawings,	sheets/fig	
3. This	s report has been es	stablished as if (some of) the ame	endments had not been made, since they have been considered Supplemental Box (Rule 70.2(c)).
to g	o ocyona the discit	osure as med, as molecated in the	Supplemental Box (Rule 70.2(c)).
4. Additional	l observations, if ne	ecessary:	
	•		
•			

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.
PCT/JP 98/03177

V. Reasoned statement under Article citations and explanations support	35(2) with regard to ing such statement	o novelty, inventive step or industrial applicability	·;
1. Statement			
Novelty (N)	Claims	1-22	YES
	Claims		NO
Inventive step (IS)	Claims	2,9,13,17	YES
	Claims	1,3-8,10-12,14-16,18-22	NO
Industrial applicability (IA)	Claims	1-22	YES
	Claims		NO

## 2. Citations and explanations

Claims 1, 3 to 5, 8

Document 1: JP, 9-172021, A (Sony Corp.), June 30, 1997 (30.06.97), line 38 in column 4 to line 33 in column 5 Document 1 describes a semiconductor device provided with conical bump electrodes on the electrode pads arranged on a semiconductor chip.

Newly cited Document 8: JP, 8-191072, A (Kokusai Electric Co., Ltd.), July 23, 1996 (23.07.96), Claims 1 to 6, paragraph no. 0007

Document 8 describes both the cone and quadrilateral pyramid shapes as the shapes for the bump electrodes.

It is obvious to a person skilled in the art to form the conical bump electrodes described in Document 1 into a quadrilateral pyramid shape based on the subject matter described in the newly discovered Document 8.

It is obvious in the technical field of semiconductor devices to place the bump electrodes on the wires.

Claims 6, 7

Document 1 describes a semiconductor device that provides conical bump electrodes on the electrode pads arranged on a semiconductor chip.

THIS PAGE BLANK (USF

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP98/03177

tain published documents (l	Rule 70.10)		
Application No. Patent No.	Publication date (day/month/year)	Filing date (day/month/year)	Priority date (valid clain (day/month/year)
JP, 9-330949, A	(22.12.97)	(10.06.96)	
E,X			
E, Y			
E,A			
written disclosures (Rule 70			
written disclosures (Rule 70 Kind of non-written disc	closure Date of non-v	written disclosure re	Date of written disclosure eferring to non-written disclosure (day/month/year)
	closure Date of non-v	written disclosure re onth/year)	Date of written disclosure eferring to non-written disclosure (day/month/year)
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re onth/year)	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure
Kind of non-written disc	closure Date of non-v	written disclosure re	eferring to non-written disclosure

### INTERNATIONAL PRELIMINARY EXAMINATION REPORT

The newly discovered Document 8 describes both the cone and quadrilateral pyramid shapes as the shapes for the bump electrodes.

Document 2: JP, 4-234126, A (N.V. Philips Gloeilampenfabrieken), August 21, 1992 (21.08.91), paragraph Nos. 0010, 0013 to 0016 Document 2 describes forming the bump electrodes from Ni.

Newly cited Document 9: Kenzo Hatada, "An Introduction to TAB Technology (in Japanese)," January 25, 1990 (25.01.90), Kogyo Chosakai Publishing Co., Ltd., p. 76, Table 5.2

Document 9 describes forming the bump electrodes from Cu.

It is obvious to a person skilled in the art to form the conical bump electrodes described in Document 1 into quadrilateral pyramid shapes based on the subject matter described in the newly discovered Document 8 and using Ni and Cu as the material because Document 2 and the newly discovered Document 9 describe Ni and Cu as the materials for the bump electrodes.

Claims 10 to 12, 14, 15

Document 1 describes a semiconductor device that forms conical bump electrodes on the electrode pads arranged on a semiconductor chip.

The newly discovered Document 8 describes both the cone and quadrilateral pyramid shapes for the bump electrodes.

It is obvious to a person skilled in the art to form the conical bump electrodes described in Document 1 into quadrilateral pyramid shapes based on the subject matter described in the newly discovered Document 8, and bonding

### INTERNATIONAL PRELIMINARY EXAMINATION REPORT

the resulting semiconductor device because bonding semiconductor devices by soldering is a well-known technique.

Claims 16, 18, 19

Document 1 describes a semiconductor device that provides conical bump electrodes on the electrode pads arranged on a semiconductor chip.

The newly discovered Document 8 describes both the cone and quadrilateral pyramid shapes for the bump electrodes.

Document 4:, JP, 9-148378, A (Dainippon Printing Co., Ltd.), June 6, 1997 (06.06.97), paragraph no. 0011 Document 4 describes a well-known technique of mounting by a bonding agent.

It is obvious to a person skilled in the art to form the conical bump electrodes described in Document 1 into quadrilateral pyramid shapes based on the subject matter described in the newly discovered Document 8, and bonding the resulting semiconductor device by a bonding agent because bonding semiconductor devices is obvious subject matter.

Claims 20, 21

Document 1 describes semiconductor devices that form conical bump electrodes on the electrode pads arranged on a semiconductor chip.

The newly discovered Document 8 describes both the cone and quadrilateral pyramid shapes for the bump electrodes.

The Ni and Cu are well-known materials for forming the bump electrodes because Document 2 describes forming the bump electrodes from Ni, and the newly discovered Document 9 describes forming the bump electrodes from Cu.

THIS PAGE BLANK (US.

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No. PCT/JP 98/03177

In addition, bonding a semiconductor device is a well-known technique.

It is obvious to a person skilled in the art to form the conical bump electrodes described in Document 1 into quadrilateral pyramid shapes based on the subject matter described in the newly discovered Document 8, and to use Ni and Cu as the material because Ni and Cu are well-known materials for bump electrodes as described in the newly discovered Document 9.



### 力条約

EC'D	C 4	OCT 1999
WIP	0_	FST

PCT

### 国際予備審査報告

(法第12条、法施行規則第56条) [PCT36条及びPCT規則70]

出願人又は代理人 の書類記号 219700541971	今後の手続きについては、国際予備審査 I PEA/4	報告の送付通知(様式PCT/ 16)を参照すること。
国際出願番号 PCT/JP98/03177	国際出願日 (日.月.年) 15.07.98	優先日 (日.月.年) 15.07.97
国際特許分類 (IPC) Int. Cl° F	HO1L21/60, HO1L21/32	0 5
出願人(氏名又は名称) 株式会社日立製作	<b>F所</b>	·
1. 国際予備審査機関が作成したこの	 国際予備審査報告を法施行規則第57条(P	CT36条)の規定に従い送付する。
	低を含めて全部で <u>5</u> ペー	
□ この国際予備審査報告には、『	付属書類、つまり補正されて、この報告の。 3明細書、請求の範囲及び/又は図面も添 実施細則第607号参照)	
3. この国際予備審査報告は、次の内容	字を含む。	
I X 国際予備審査報告の基礎		
Ⅱ 【】 優先権		
Ⅲ □ 新規性、進歩性又は産業	上の利用可能性についての国際予備審査報	<b>设告の不作成</b>
IV		
V X PCT35条(2)に規定で の文献及び説明 VI X ある種の引用文献	する新規性、進歩性又は産業上の利用可能 ・	性についての見解、それを裏付けるため
VII 国際出願の不備		
Ⅷ □ 国際出願に対する意見		
国際予備審査の請求書を受理した日 26.08.98	国際予備審査報告を	作成した日 0.09.99
名称及びあて先 日本国特許庁(IPEA/JP) 郵便番号100-8915 東京都手代田区第が開三工日4月	池渕 立	のある職員) 4R 8831

様式PCT/IPEA/409 (表紙) (1998年7月)

東京都千代田区霞が関三丁目4番3号

3 4 6 9

電話番号 03-3581-1101 内線

ī.		国際予備審査報						
1.		この国際予備領	存在報告/ に提出され	・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	類に基づいて	作成され	ルた。(法第6条(P Sいて「出願時」とし	CT14条)の規定に基づく命令に、本報告書には添付しない。
	X	出願時の国際	<b>発出願書類</b>	顏				
		明細書 明細書 明細書	第 第 第		ペーシ ペーシ ペーシ	<i>)</i> (	出願時に提出された 国際予備審査の請求	もの 書と共に提出されたもの 付の書簡と共に提出されたもの
		請求の範囲 請求の範囲 請求の範囲 請求の範囲	第 第 第		項、 項、 項、 			もの に基づき補正されたもの 書と共に提出されたもの 付の書簡と共に提出されたもの
		図面 図面 図面	第 第 第		ページ ページ 	ジ/図、 ジ/図、 ジ/図、	出願時に提出された 国際予備審査の請求	もの 書と共に提出されたもの 付の書簡と共に提出されたもの
		明細書の配列 明細書の配列 明細書の配列	表の部分	第	ページ ページ ページ	,	出願時に提出された 国際予備審査の請求	もの 書と共に提出されたもの 付の書簡と共に提出されたもの
2.					場合を除くほれ	か、この	国際出願の言語であ	<b>వ</b> .
9	[ ]	□ PCT規則 □ 国際予備領	のために 例48.3(b) 審査のた	 是出されたPC にいう国際公! めに提出された	ごT規則23.1(b 開の言語 : PCT規則55	5.2またに	。 翻訳文の言語 は55.3にいう翻訳文の	
3.		<ul><li>この国際は</li><li>この国際は</li><li>出願後に、</li><li>出願後に、</li><li>出願後には</li><li>書の提出が</li></ul>	出願に含まれる。このは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年ののは、一年のは、一年	まれる書面によこ提出されたフ で表子備審査 (ま 祭予備審査 (ま 書面による配列	る配列表 レキシブルデ たは調査)機 たは調査)機 たは調査)機	「ィスクに 関に提出 関に提出 おける国	こよる配列表 出された書面による配 出されたフレキシブル 国際出願の開示の範囲	づき国際予備審査報告を行った。 別表 ディスクによる配列表  を超える事項を含まない旨の陳述  録した配列が同一である旨の陳述
4. { [		明細書 請求の範囲		が削除された。		ページ	<b>∕</b> ⊠	
5. [		れるので、そ	の補正が	は、補充欄にえ されなかったも 際に考慮しなけ	のとして作成	えした。	(PCT規則70.2(c)	D範囲を越えてされたものと認めら この補正を含む差し替え用紙は上

1. 見解			
新規性(N)	請求の範囲 請求の範囲	1-22	有 無
進歩性(IS)	請求の範囲 請求の範囲	2, 9, 13, 17 1, 3-8, 10-12, 14-16, 18-22	有 無
産業上の利用可能性 (IA)	請求の範囲 請求の範囲	1-22	有 無
. 文献及び説明(PCT規則70.7)			
(30.06.97) 第4 には、半導体チップ上に配列さ 半導体デバイスが記載されてい 新たに発見した文献8:JP, 23.7月.1996( 段落番号【0007】 には、突起電極の形状として円 文献1に記載されている円錐形 ている事項に基づいて四角錐形 る。	4 欄第38行一 された電極パッ る一1910 23.07.9 単鉄の 学状と で が状とすること	ド上に円錐形状の突起電極を設け 72,A(国際電気株式会社) 16)請求項1-6,	けた
設けた半導体デバイを で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を で大学を でいる。: 」 2 、	を記している。 お記している。 が記している。 がいてでは、 1 では、 1 でででです。 1 できる。 では、 2 では、 1 できる。 では、 2 では、 2 で	76、表5.2	れ ラ ・ の ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・

VI. ある種の引用文献

2

. .

1. ある種の公表された文書 (PCT規則70.10)

出願番号 特許番号

公知日 出願日 優先日(有効な優先権の主張) (日. 月. 年) (日. 月. 年) (日. 月. 年)

2. 書面による開示以外の開示 (PCT規則70.9)

書面による開示以外の開示の種類 書面による開示以外の開示の日付 書面による開示以外の開示に言及している (日. 月. 年) 書面の日付(日. 月. 年)

# 補充欄(いずれかの欄の大きさが足りない場合に使用すること)

### 第 V. 2 欄の続き

10-12, 14, 15請求の範囲

文献1には、半導体チップ上に配列された電極パッド上に円錐形状の突起電極を 設けた半導体デバイスが記載されている。

新たに発見した文献8には、突起電極の形状として円錐形と四角錐形が併記され ている。

半導体デバイスをはんだ接合によって実装することは周知技術であるか そして、 ら、文献1に記載されている円錐形状の突起電極を新たに発見した文献8に記載さ れている事項に基づいて四角錐形状とすること、また、その結果得られた半導体デ バイスを実装することは当業者にとって自明なものである。

請求の範囲 16, 18, 19 文献1には、半導体チップ上に配列された電極パッド上に円錐形状の突起電極を 設けた半導体デバイスが記載されている。

新たに発見した文献8には、突起電極の形状として円錐形と四角錐形が併記され ている。

文献 4: JP, 9-148378, A (大日本印刷株式会社) 6. 6月. 1997 (06. 06. 97) 段落番号【0011】 にも記載があるように、接着剤による実装は周知技術である。 半導体デバイスを実装によって用いることは自明事項であるから、文献1に記載されている円錐形状の突起電極を新たに発見した文献8に記載されている事項に基づいて関係機能はよっては、また、このは関係におた光道体デバノスを接着初によって関係機能はよっては、また、このは関係におた光道体デバノスを接着初によって関係機能によっては、また、このは関係に対する場合に対する場合を対します。 いて四角錐形状とすること、また、その結果得られた半導体デバイスを接着剤によって実装することは当業者にとって自明なものである。

請求の範囲 20,21 文献1には、半導体チップ上に配列された電極パッド上に円錐形状の突起電極を 設けた半導体デバイスが記載されている。

新たに発見した文献8には、突起電極の形状として円錐形と四角錐形が併記され ている。

文献2には、突起電極をNiで形成することが、また、新たに発見した文献9に は、突起電極をCuで形成することが記載されているように、Ni, Cuは突起電 極を形成する材料として周知の材料である。

そして、半導体デバイスを実装することは、周知技術である。

上記文献2、新たに発見した文献9にも記載があるように突起電極の材料として NiやCuというのは周知の材料であること、半導体デバイスを実装することは周知技術であることから、文献1に記載されている円錐形状の突起電極を新たに発見 した文献8に記載されている事項に基づいて四角錐形状とすること、その材料とし てNiやCuとすることは当業者にとって自明なものである。

		国际山枫母节 PC1/JP	98/03177
A. 発明の Int. C	O属する分野の分類(国際特許分類(IPC) こ1° H01L21/60,H01L21/3	) 205	
調査を行った	行った分野 最小限資料(国際特許分類(IPC)) 1°H01L21/60, H01L21/3	2 0 5	
日本国実月日本国公開日本国登組日本国実月日本国実用	外の資料で調査を行った分野に含まれるもの 用新案公報 1922-1996 用実用新案公報 1971-1998 限実用新案公報 1994-1998 開新案登録公報 1996-1998	年 年 年	
	用した電子データベース(データベースの名詞	<b>弥、調査に使用した用語)</b>	
C. 関連する	ると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連する	5ときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP, 9-172021, A (ソニ 30. 6月. 1997 (30. 06 第4欄第38行-第5欄第33行	- 一株式会社) 	1, 3, 4, 8 5-7, 10-12.
A			14-16, 18-22 2, 9, 17
Y A	JP, 4-234126, A (エヌイランペンファブリケン) 21. 8月. 1992 (21. 08 第3欄第38行-第4欄第32行 & EP, 479373, A1 &	. 92)	1, 5-8, 12, 16, 20, 21 2-4, 9-11, 13- 15, 17-19
X C欄の続き	にも文献が列挙されている。		
「E」先行文献 の の 「L」優先権主 日若献(理 「O」口頭によ	カテゴリー のある文献ではなく、一般的技術水準を示す ではあるが、国際出願日以後に公表されたも 張に疑義を提起する文献又は他の文献の発行 は他の特別な理由を確立するために引用する 由を付す) る開示、使用、展示等に言及する文献 日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表さ て出願と矛盾するものではなく、 論の理解のために引用するもの	れた文献であって 発明の原理又は理 該文献のみで発明 られるもの 該文献と他の1以 明である組合せに
際調査を完了	した日 12.10.98	国際調査報告の発送日 20.10	.98
日本国 <sup>4</sup> 郵(	名称及びあて先 特許庁 (1SA/JP) 更番号100-8915 千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 今井 拓也 電話番号 03-3581-1101	4M 9169 内線 3464

国際出願番号 PCT/JP98/03177

	<b>冯</b> 际侧且和口	
	関連すると認められる文献	関連する
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
Y	JP, 2-111029, A (松下電器産業株式会社)	1, 3-8, 10-12, 14-16, 18-21
A	24. 4月. 1950 (24. 4月. 1950) (24. 4月. 1950) (24. 4月. 1950) (25. 4]. 第2頁右下欄第10行一第3頁左上欄第18行、第3頁左下欄第15行一同右下欄第10行参照	2, 9, 13, 17, 22
Y	JP, 9-148378, A (大日本印刷株式会社)	10, 11, 16-21
A	6.6月.1997 (06.06.97)   第4欄第16-36行   (ファミリーなし)	12-14
Y	JP, 5-206221, A (カシオ計算機株式会社) 13.8月.1993(13.08.93)	1, 3-5, 11, 12, 14-16
A	13. 6月. 1905 (15. 60. 60. 60. 60. 60. 60. 60. 60. 60. 60	13
A	JP, 9-17794, A (日本電気株式会社) 17. 1月. 1997 (17. 01. 97) 第3欄第9行一第4欄第2行 (ファミリーなし)	22
EX	→ P O - 2 3 O Q A Q A (松下電器産業株式会社)	1, 3, 4, 7, 8, 10, 11, 21
EY	22.12月.1997 (22.12.37)   第6欄第6-14行、第7欄第31-39行	5, 6, 12, 14-16, 18-20
EA	& EP, 844656, A1	2, 4, 9, 12, 13, 17, 22





(法8条、法施行規則第40、41条) [PCT18条、PCT規則43、44]

出願人又は代理人 の書類記号 219700541971	今後の手続きについては、	国際調査報告 及び下記5を	の送付通知様式 参照すること。	(PCT/ISA	/220)
国際出願番号 PCT/JP98/03177	国際出願日 (日.月.年) 15.01		優先日 (日.月.年)	15.07.9	7
出願人(氏名又は名称) 株式会社日立	製作所				
国際調査機関が作成したこの国際調査 この写しは国際事務局にも送付される	〒報告を法施行規則第41条 ・。	(PCT18条)	の規定に従いと	出願人に送付する	5.
この国際調査報告は、全部で 3	_ ページである。				
この調査報告に引用された先行技	術文献の写しも添付されて	いる。			
1.				•	
3. この国際出願は、ヌクレオー 査を行った。		列リストを含ん	でおり、次の配	列リストに基づ	き国際調
この国際出願と共に提出る	されたもの			:	
出願人がこの国際出願とに					
この国際調査機関が書換え	祭出願の開示の範囲を越える こたもの	3事項を含まない	ハ旨を記載した	書面が添付されて	ていない
4. 発明の名称は 区 出願人	、が提出したものを承認する	). 			
□ 次に示	すように国際調査機関が作	成した。			
5. 要約は 🗵 出願人	が提出したものを承認する				
	に示されているように、法 査機関が作成した。出願人 調査機関に意見を提出する		:(PCT規則38 査報告の発送の	3.2(b)) の規定に 日から1カ月以	こより 内にこ
6. 要約書とともに公表される図は、 第 <u>1</u> 図とする。図 出願人が	が示したとおりである。 は図を示さなかった。		□ なし	· · · · · · · · · · · · · · · · · · ·	·
	*ぬをからながった。 *** ********************************	ている。			



発明の属する分野の分類(国際特許分類(IPC)) Int. Cl H01L21/60, H01L21/3205 調査を行った分野 調査を行った最小限資料(国際特許分類(IPC)) Int. Cl H01L21/60, H01L21/3205 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-1998年 日本国登録実用新案公報 1994-1998年 日本国実用新案登録公報 1996-1998年 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語) 関連すると認められる文献 引用文献の 関連する カテゴリー\* 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 請求の範囲の番号 JP, 9-172021, A (ソニー株式会社) 30. 6月. 1997 (30. 06. 97) X 1, 3, 4, 8 Y 第4欄第38行-第5欄第33行(ファミリーなし) 5-7, 10-12, 14-16, 18-22 Α 2, 9, 17 JP, 4-234126, A (エヌ・ベー・フィリップス・フルー ΣY 1, 5-8, 12, 16, イランペンファブリケン) 20, 21 21.8月.1992(21.08.92) 第3欄第38行-第4欄第32行 Α 2-4, 9-11, 13-& EP, 479373, A1 & US, 5527734, A 15, 17-19 |X| C欄の続きにも文献が列挙されている。 「 】 パテントファミリーに関する別紙を参照。 \* 引用文献のカテゴリー の日の後に公表された文献 「A」特に関連のある文献ではなく、一般的技術水準を示す 「T」国際出願日又は優先日後に公表された文献であって もの て出願と矛盾するものではなく、発明の原理又は理 「E」先行文献ではあるが、国際出願日以後に公表されたも 論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明 「L」優先権主張に疑義を提起する文献又は他の文献の発行 の新規性又は進歩性がないと考えられるもの 日若しくは他の特別な理由を確立するために引用する 「Y」特に関連のある文献であって、当該文献と他の1以 文献(理由を付す) 上の文献との、当業者にとって自明である組合せに 「O」口頭による開示、使用、展示等に言及する文献 よって進歩性がないと考えられるもの 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 「&」同一パテントファミリー文献 国際調査を完了した日 国際調査報告の発送日 20.10.98 12.10.98 国際調査機関の名称及びあて先 特許庁審査官(権限のある職員) 9169 日本国特許庁 (ISA/JP) 今井 拓也 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号 電話番号 03-3581-1101 内線 3464

	١
Company of the last	,
国際調查報告	ī

	0 (4++)	BDA ) A A A A A A A A A A A A A A A A A A	8/03177			
	C (続き). 引用文献の					
i	カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号			
	Y A	JP, 2-111029, A(松下電器産業株式会社) 24.4月.1990(24.04.90) 第2頁右下欄第10行-第3頁左上欄第18行、第3頁左下欄第1 5行-同右下欄第10行参照 & US, 5116228, A & KR, 9302517, B1	1, 3-8, 10-12, 14-16, 18-21 2, 9, 13, 17, 22			
	Y A	JP, 9-148378, A (大日本印刷株式会社) 6.6月.1997 (06.06.97) 第4欄第16-36行 (ファミリーなし)	10, 11, 16-21 12-14			
	Y A	JP, 5-206221, A (カシオ計算機株式会社) 13.8月.1993 (13.08.93) 第3欄第35行-第4欄第4行 (ファミリーなし)	1, 3-5, 11, 12, 14-16 13			
	A	JP, 9-17794, A (日本電気株式会社) 17. 1月. 1997 (17. 01. 97) 第3欄第9行-第4欄第2行 (ファミリーなし)	22			
	EY	第6欄第6-14行、第7欄第31-39行 & EP, 844656, A1	1, 3, 4, 7, 8,- 10, 11, 21 5, 6, 12, 14–16, 18–20 2, 4, 9, 12, 13,			
			17, 22			
•						

#### CPEL9953121P

# Patent Office of the People's Republic of China

Address: Receiving Section of the Chinese Patent Office, No. 6 Tucheng Road West, Haidian District, Beijing. Postal code: 100088

Applicant	HITACHI, LTD.	Seal of Examiner	Date of Issue						
Agent	China Patent Agent (H.K.) Ltd.		January 17, 2003						
Patent Application No.	98807215.7 <b>Application</b> July 15, 1998	Exam Dept.							
Title of SEMICONDUCTOR DEVICE, MOUNTING STRUCTURE THEREOF AND METHOD OF FABRICATION THEREOF									

First Office Action  (PCT application entering into the national phase)
1. 🗹 Under the provision of Art. 35, para. 1 of the Patent Law, the examiner has made an examination as to substance of the captioned patent application for invention upon the request for substantive examination.
☐ Under the provision of Art. 35, para. 2 of the Patent Law, the Chinese Patent Office has decided to conduct an examination of the captioned patent application for invention on its own initiative.
2. It is applicant requests that the filing date July 15, 1997 at the JP Patent Office be taken as the priority date of the present application, the filing date at the Patent Office be taken as the priority date of the present application, the filing date at the Patent Office be taken as the priority date of the present application.
<ul> <li>3. ☐ The following amended documents submitted by the applicant cannot be accepted for failure to conform with Art. 33 of the Patent Law:</li> <li>☐ the Chinese version of the annex to the international preliminary examination report.</li> <li>☐ the Chinese version of the amended documents submitted according to the provision of Rule 19 of the Patent Cooperation Treaty.</li> <li>☐ the amended documents submitted according to the provision of Rule 28 or Rule 41 of the Patent Cooperation Treaty.</li> </ul>
note

ì

9016

the amended documents submitted according to the provision of Rule 51 of the
Implementing Regulations of the Patent Law.
See the text portion of this Office Action for detailed reasons why the amendment cannot be accepted.
<ul> <li>4. ☑ Examination is conducted on the Chinese version of the initially-submitted international application.</li> <li>☐ Examination is conducted on the following document(s):</li> <li>☐ page of the description, based on the Chinese version of the initially-submitted international application documents;</li> <li>page of the description, based on the Chinese version of the annex to the</li> </ul>
international preliminary examination report;  page of the description, based on the amended documents submitted according to the provision of Rule 28 or Rule 41 of the Patent Cooperation Treaty;  page of the description, based on the amended documents submitted according to the provision of Rule 51 of the Implementing Regulations of the Patent Law.
claim(s), based on the Chinese version of the initially-submitted international application documents; claim(s), based on the Chinese version of the amended documents submitted according to the provision of Rule 19 of the Patent Cooperation Treaty; claim(s), based on the Chinese version of the annex to the international preliminary examination report; claim(s), based on the amended documents submitted according to the provision of Rule 28 or Rule 41 of the Patent Cooperation Treaty; claim(s), based on the amended documents submitted according to the provision of Rule 51 of the Implementing Regulations of the Patent Law.
□ Fig(s), based on the Chinese version of the initially-submitted international application documents;  Fig(s), based on the Chinese version of the annex to the international preliminary examination report;  Fig(s), based on the amended documents submitted according to the provision of Rule 28 or Rule 41 of the Patent Cooperation Treaty;  Fig(s), based on the amended documents submitted according to the provision of Rule 51 of the Implementing Regulations of the Patent Law.

5. If The following reference document(s) is/are cited in this Office Action (its/their serial

number(s) will continue to be used in the subsequent course of examination):

Serial No.	Number or Title(s) of Document(s)	Date of Publication (or filing date of interferin				
1	JP-HEI 8-191072A	application)				
2	JP-HEI 9-172021A	Date: July 23, 1996 Date: June 30, 1997				
3	US5527734A	Date: June 18, 1996				
4		10,17,0				

### 6. Concluding comments on the examination:

☑ On the description:
☐ What is stated in the application comes within the scope of that no patent right shall be granted as prescribed in Art. 5 of the Patent Law.
☐ The description is not in conformity with the provision of Art. 26, para 3 of the
raieni Law.
☑ The drafting of the description is not in conformity with the provision of Rule 18 of the Implementing Regulations.
☑ On the claims:
Claim(s) come(s) within the scope of that no patent right shall be granted
as prescribed in Art. 25 of the Patent Law.
☑ Claim(s) has/have no novelty as prescribed in Art. 22, para. 2 of the
r dieni Law.
☑ Claim(s) 2-4, 6-21 has/have no inventiveness as prescribed in Art. 22, para. 3
or the Falent Law.
□ Claim(s) has/have no practical applicability as prescribed in Art. 22, para. 4 of the Patent Law.
□ Claim(s) is/are not in conformity with the provision of Art. 26, para. 4 of the Patent Law.
☑ Claim(s) <u>5, 22</u> is/are not in conformity with the provision of Art. 31, para. 1 of
the Patent Law.
Claim(s) is/are not in conformity with the provisions of Rules 20 to 23 of the
Implementing Regulations.
□ Claim(s) is/are not in conformity with the provision of Art. 9 of the Patent
Law.
Claim(s) is/are not in conformity with the provision of Rule 12, para. 1 of the
Implementing Regulations.

:

See the text portion of this Office Action for detailed analysis of the above concluding comments.

<ul> <li>7. Based on the above concluding comments, the examiner deems that</li> <li>the applicant should make amendment to the application document(s) according to the requirements put forward in the text portion of this Office Action.</li> <li>the applicant should expound in his/its observations why the captioned patent application is patentable and make amendment to what is not in conformity with the provisions pointed out in the text portion of this Office Action, otherwise, no patent right shall be granted.</li> <li>the patent application contains no substantive content(s) for which a patent right may be granted, if the applicant has no sufficient reason(s) to state or his/its stated reason(s) is/are not sufficient, said application will be rejected.</li> </ul>
8. <u>The applicant should note the following items:</u>
(1) Under Art. 37 of the Patent Law, the applicant should submit his/its observations within <u>four</u> months from the date of receipt of this Office Action; if, without any justified reason(s), the time limit for making written response is not met, said application shall be deemed to have been withdrawn.
(2) The amendment made by the applicant to said application should be in conformity with the provision of Art. 33 of the Patent Law, the amended text should be in duplicate and its form should conform with the related provisions of the Guide to Examination.
(3) If no arrangement is made in advance, the applicant and/or the agent shall not come to the Chinese Patent Office to have an interview with the examiner.
(4) The observations and/or amended text should be sent to the Receiving Section of the Chinese Patent Office by mail or by personal delivery, if not sent to the Receiving Section by mail or by personal delivery, the document(s) will have no legal effect.
<ul> <li>9. This Office Action consists of the text portion totalling4 page(s) and of the following attachment(s):</li> <li>\overline{\pi}_3 copy(copies) of the reference document(s) totalling16 page(s).</li> </ul>
Examination Dept. No Examiner 9016

THIS PAGE BLANK IL

#### 第1回オフィスアクション

CPEL9953121P

審査の結果、以下の意見を提出する。

- 1. クレーム 1 は半導体デバイスを保護請求した。引例 1 は半導体素子を開示し、明細書第 2 欄 25-30 行目及び図面 1-2 に次の技術的特徴が開示された:当該半導体素子は複数の角錐形状の突起電極 (4) をそれぞれ半導体チップに配列された各パッド電極 (2) に接合して構成された。従って、当該引例は当該クレームの全ての技術的特徴を開示し、両者の技術案、技術分野、及び解決しようとする課題は実質的に同じで、かつ同じような技術的効果をもたらした。従って、クレーム 1 は引例 1 に対して、特許法第 22 条第 2 項に規定された新規性を満足することができない。
- 2. クレーム 2 は半導体デバイスを保護請求した。引例 1 は半導体素子を開示し、明細書第 2 欄 25-30 行目及び図面 1-2 に次の技術的特徴が開示された:当該半導体素子は複数の角錐形状の突起電極 (4) をそれぞれ半導体チップに配列された各パッド電極 (2) に接合して構成された。従って、当該クレームと引例 1 との差異は突起電極とパッド電極とは異方性導電フィルムを介して接合されることにある。引例 2 明細書第 2 欄 10-38 行目に次の技術的特徴が開示された:異方性導電フィルム (4) によってチップ電極 (2) と基板電極 (3A) を接続する。引例 2 及び本願において異方性導電フィルムの果たした役割は共に電極を電気的に接続させることであり、しかも、異方性導電フィルムを使って電気的に接続させることであり、しかも、異方性導電フィルムを使って電気的に接続させるのは半導体分野の通常の接続方法である。従って、引例 2 はその異方性導電フィルムを引例 1 に応用して、突起電極とパッド電極とを接続させるという技術的教示を与えた。従って、クレーム2 引例 1、2 に対して、突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22 条第 3 項の創造性に関する規定を満足することができない。
- 3. クレーム 3 は半導体デバイスを保護請求した。引例 2 は半導体素子を開示し、明細書第 4 欄 20 行目 第 7 欄 29 行目及び図面 1 5 に次の技術的特徴が開示された: 当該半導体素子複数の円錐形状の突起電極 (12A) をそれぞれ半導体チップに配列された各パッド電極 (2) に熱圧着により接合して構成された。従って、当該クレームは引例 2 との差異はその突起電極が角錐形状に形成されることにある。引例 1 は半導体素子を開示し、明細書第 2 欄 25-30

行目及び図面 1-2 に次の技術的特徴が開示された:半導体チップの複数の突起電極(4) は角錐形状である。角錐形状の電極は引例 1 と本願において共にチップの突起電極として使われたため、引例 1 は当該技術的特徴を引例 2 と結合させる技術的啓示を与えた。従って、クレーム 3 引例 1、2 に対して、突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22 条第 3 項の創造性に関する規定を満足することができない。

ij

- 4. クレーム 4 は半導体デバイスを保護請求した。引例 2 は半導体素子を開示し、明細書第 4 欄 20 行目一第 7 欄 29 行目及び図面 1-5 に次の技術的特徴が開示された:当該半導体素子複数の円錐形状の突起電極 (12A) をそれぞれ半導体チップに配列された各パッド電極に熱圧着により合金化して接合して構成された。従って、当該クレームは引例 2 との差異はその突起電極が角錐形状に形成されることにある。引例 1 は半導体素子を開示し、明細書第 2 欄 25-30 行目及び図面 1-2 に次の技術的特徴が開示された:半導体チップの複数の突起電極 (4) は角錐形状である。従って、クレーム 4 引例 1、2 に対して、突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22 条第 3 項の創造性に関する規定を満足することができない。
- 5. クレーム 5 の "複数の角錐形状の突起電極の各各を、半導体チップ上に配列された各パッド電極と電気的に接続された再配線金属部上に接合して構成した"という記載は明細書の実施例の部分に対応に記載されていないため、当業者にとっては、"半導体チップ上に配列された各パッド電極と電気的に接続された再配線金属部"は分からないものとなった(例えば、どのような形状であるか、どのような材料で形成されるか、どのようにして電極に接続されるかなど)。従って、クレーム 5 は明細書に支持されておらず、特許法第 26 条第 4 項の規定を満足することができない。

クレーム 6、7に追加された技術的特徴は硬質の Ni または軟質の Cu で前記 各突起電極の母材を構成したことである。引例 3 明細書第 2 欄 33-35 行目、 第 3 欄 28-38 行目及び図面 3 に Ni または Cu で角錐形状の突起電極 (53) を 形成するという技術的特徴を開示した。本願と引例 3 において Ni または Cu は共に半導体チップの突起電極の母材として使われたため、引例 3 は当該技 術的特徴を引例 1、2 と結合させるという技術的啓示を与えた。クレーム 6、 7 の引用したクレーム 1 は新規性を有しなく、引用したクレーム 2-4 は創造

性を有しない場合に、クレーム 6、7 突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22 条第 3 項の創造性に関する規定を満足することができない。

12

- 7. クレーム 8-11 はそれぞれ半導体デバイスの実装構造体を保護請求し、クレーム 1-4 との差異は前記各突起電極を基板上に形成された各端子に接合して実装することにある。引例 2 明細書第 4 欄 20 行目-第 7 欄 29 行目及び図面 1-5 に突起電極 (12) を基板上に形成された各端子 (11A) に接合して実装するという技術的特徴が開示された。前記理由 (クレーム 1-4 についてのコメント参照) によりクレーム 8-11 は突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22 条第 3 項の創造性に関する規定を満足することができない。
- 8. クレーム 12-15 はそれぞれ半導体デバイスの実装構造体を保護請求し、クレーム 1-4 との差異は前記各突起電極を基板上に形成された各端子にはんだ接合して実装することにある。はんだで電気的に接続するのは当分野の通常の接続方法であるため、はんだで半導体チップの突起電極を基板の端子に接合させるのは当業者にとって容易に思い付けるし、創造性のある作業ををしなくてもできるものである。さらに、明細書からは予想外の技術的効果を見出すことができない。クレーム 1-4 についてのコメントによって、クレーム12-15 は引例 1、2 に対して突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22 条第 3 項の創造性に関する規定を満足することができない。
- 9. クレーム 16-19 はそれぞれ半導体デバイスの実装構造体を保護請求し、クレーム 8-11 との差異は前記半導体デバイスと基板との間を接着剤にて接着して実装することにある。接着剤で半導体チップと基板を接着させるのは当分野の通常の方法であり、公知の常識である。クレーム 5-8 についてのコメントによって、クレーム 16-19 は引例 1、2 に対して突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22 条第 3 項の創造性に関する規定を満足することができない。
- 10. クレーム 20、21 に追加された技術的特徴はクレーム 6、7 に追加された技術的特徴とは同じで、クレーム 6、7 についてのコメントによって、クレーム 20、21 の引用したクレーム 8-19 は創造性を有しない場合に、クレーム 20、21 は突出した実質的特徴と顕著な進歩性を有しないため、特許法第 22

1

THIS PAGE BLANK (USF

条第3項の創造性に関する規定を満足することができない。

- 11. クレーム 22 に記載された "特定の結晶配向面を有する……角錐形状の穴をフォトリソエッチングによって形成する角錐形状の穴形成工程"と記載されたが、明細書の記載によると、シリコン基板に対して、熱酸化膜をフォトリソエッチングにより半導体チップのパッド電極と反転したパターンに加工し、シリコン基板の熱酸化膜をマスクとしてシリコン基板をアルカリ性のエッチング液を用いて異方性エッチングし、 (111) 面に囲まれた四角錐のエッチング穴 (四角錐形状) をシリコン基板上に形成する。従って、クレーム22 は明細書に支持されておらず、特許法第 26 条第 4 項の規定を満足することができない。
- 12. 明細書の各部分の前にタイトルがつけられておらず、特許法実施細則第18条第2項の規定を満足することができない。
- 13. 明細書は特許法実施細則第 18 条第 3 項の規定を満足することができない。明細書 10 頁 18 行目記載された"半導体デバイス 1a"が明細書および図面 4-6 によれば、"半導体デバイス 1b、1c"ではないかと思われる。また、9 頁-10 頁の第 2 の実施の形態及び図面 4-6 に記載された"半導体装置"は"1b、1c"という 2 つの符号で表された。明瞭かつ簡潔にさせるように 1 つの符号で示すべきである。

以上の理由により、本願は現在のテキストのままでは特許することができない。指定された期限以内に意見を陳述するまたは/およびテキストを改正し、存在する欠陥を克服すべきである。さもなければ、本願を拒絶する。注意を促したいのは、改正は特許法第 33 条の規定に合致しなければならず、元の権利請求書及び明細書に記載された範囲を越えてはならない。

## 中华人民共和国国家知识产权局

邮政编码: 100011 北京市西城区金融大街 27 号投资广场 中国专利代理(香港)有限公司 杨凯 叶恺东 申请号 98807215.7 部门及通知书类型 9-C 发文日期 申 请人 株式会社日立制作所 发明名称 半导体装置、其安装结构体及其制造方法 第一次审查意见通知书 (进入国家阶段的 PCT 申请) 1. 区依申请人提出的实审请求,跟据专利法第35条第1款的规定,审查员对上述发明专利申请进行实质审查。 □根据专利法第 35 条第 2 款的规定,国家知识产权局专利局决定自行对上述发明专利申请进行审查。 2. 🛛 申请人要求以其在: <u>日本</u>专利局的申请日<u>1997</u>年<u>07月</u>15日为优先权日, \_\_专利局的申请日\_\_\_\_\_年\_\_\_\_月\_\_\_\_日为优先权日, 专利局的申请日\_\_\_\_年\_\_\_\_月\_\_\_\_日为优先权日。 3. □申请人提交的下列修改文件不符合专利法第33条的规定,因而不能接受: □国际初步审查报告附件的中文译文。 □依据专利合作条约第 19 条规定所提交的修改文件的中文译文。 □依据专利合作条约第 28 条或 41 条规定所提交的修改文件。 □依据专利法实施细则第51条规定所提交的修改文件。 修改不能被接受的具体理由见通知书正文部分。 4. ②审查是针对原始提交的国际申请的中文译文进行的。 □审查是针对下述申请文件进行的: □说明书 第 页,按照原始提交的国际申请文件的中文译文: 第\_\_\_\_\_页,按照国际初步审查报告附件的中文译文: 第\_\_\_\_\_\_页, 按照依据专利合作条约第 28 条或 41 条规定所提交的修改文件; \_\_\_\_\_页,按照依据专利法实施细则第 51 规定所提交的修改文件。 第\_\_\_\_\_\_项,按照国际初步审查报告附件的中文译文: 项,按照依据专利合作条约第 28 条或 41 条所提交的修改文件; 项,按照依据专利法实施细则第 51 规定所提交的修改文件。 []附图 \_\_\_\_\_\_页,按照原始提出的国际申请文件的中文译文: 第\_\_\_\_\_页, 按照国际初步审查报告附件的中文译文; - 1 JUN 2003 \_\_\_页,按照依据专利合作条约第 28 条或 41 条所提交的修改文件: 页,按照依据专利法实施细则第51条规定所提交的修改文件。 ☑本通知书引用下述对比文献(其编号在今后的审查过程中继续沿用):

回函请寄: 100088 北京市海淀区蓟门桥西土城路 6 号 国家知识产权局专利局受理处收

600		
编号	文 件 号 或 名 称	公开日期
1	JP-平 8-191072A	(或抵触申请的申请日)
2		1996 年 07 月 23 日
<del></del>	JP-平 9-172021A	1997 年 06 月 30 日
3	US5527734A	1996 年 06 月 18 日
4		年 月 日

	<b>-</b>				1996	年	07	月	23				
	2		JP-平 9-172021A					<del>/</del> 月					
	3	:	US5527734A										
٠.,	4				1996	牛	06	月 ——	18 —	日 —			
•	·					年 		月		日			
	6. 审查	的结论性意见:											
	⊠≭	于说明书:											
		□申请的内容属	于专利法第5条规定的	的不授予专利权的范围。									
	l	说明书不符合	专利法第 26 条第 3 款	的规定。									
	Į.	☑说明书的撰写	不符合专利法实施细贝	·····································									
	L	_J											
		于权利要求书:											
		☑权利要求1		不具备专利法第 22 条第 2 款规定	the tree in								
-	2	☑权利要求 <u>2-</u>	4. 6-21	不且冬去利吐笠 20 夕母 6 + 16 1									
		]权利要求			的创造性。								
	_			属于专利法第 25 条规定的不授予	的实用性。								
		【权利要求 <u>5、</u>	24	不符合专利注第 20 々 年 4 共 4 1-		围.							
		]权利要求		不符合专利社第 21 夕無・+/ //	<b>夕如。</b> +1.41.1一。								
	<u></u>	1八十岁水	不符合专利法第 31 条第 1 款的规定。 不符合专利法第 31 条第 1 款的规定。 不符合专利法实施细则第 13 条第 1 款的规定。										
		]权利要求		—————————————————————————————————————	第 1 款的规定。								
		权利要求		—————————————————————————————————————	观定。								
					<b>拜 23 条的规</b>	定。							
_	上述结	论性意见的具体。	分析见本通知书的正文	二部分 <b>。</b>									
7.	基于上	<b>述结论性意见,</b> 官	审查员认为:										
	□申请	人应按照通知书	正文部分提出的要求,	对申请文件进行修改。									
	(人) 甲唷	人应在意见陈述-	书中论述其专利申请可	了以被授予专利权的理由,并对通知书正文 T以被授予专利权的理由,并对通知书正文	如八十十二	44 <del></del>							
	□专利!	申请中没有可以	皮授予专利权的实质性	:内容,如果申请人没有陈述理由或者陈述理	田山 不大 ハ	*** -4							
Ω					E田小兀 <b>万</b> ,	共牛	1 項书	<b>子被</b>	铰回	•			
٥.		注意下述事项:											
	(1) 依	古专利法第 37 条	的规定, 申请人应在收	(到本通知书之日起的 <u>肆</u> 个月内陈述意见,	如果由诸人	∓π	- ж п	n	· 4-n				
	(2) 中時	7人对其甲谓的包	多改应符合专利法第33	3条的规定,修改文本应一式两份,其格式	心符合忠本	<del>16:2:</del>	~~~	- 34. 1					
	いり中で	申请人对其申请的修改应符合专利法第 33 条的规定,修改文本应一式两份,其格式应符合审查指南的有关规定。申请人的意见陈述书和 / 或修改文本应邮寄或递交国家知识产权局专利局受理处, 凡未邮寄或递交给受理处的文件不具备法律效力。											
					71 MP RI 34,00	义编	文理	: ACB	3文				
9. 7	へな 不登	: 政玓,甲请人和 5 立部ハギニ	/ 或代理人不得前来	国家知识产权局专利局与审查员举行会晤。									
-		-人即万共有4		<b>华.</b>									
<u>د</u>	רמוניתונים. במניינוב	**1にメ作的复印	件共 <u>3</u> 份 <u>16</u>	页•									
L				•									

9.

### 第一次审查意见通知书正文

经审查,现提出如下审查意见:

- 1. 权利要求 1 请求保护一种半导体装置。对比文件 1 公开了一种半导体装置,其中说明书第 2 栏第 25-30 行及附图 1-2 公开了如下技术特征: 一半导体装置,由多个角锥形状的凸起电极(4)接合到半导体芯片的焊区电极(2)上而构成。由此可知,对比文件 1 公开了权利要求 1 的全部技术特征,且对比文件 1 与权利要求 1 的技术方案、技术领域及所解决的技术问题实质上相同,并能起到相同的技术效果,因此,权利要求 1 相对于对比文件 1 不符合专利法第二十二条第二款有关新颖性的规定。
- 2. 权利要求 2 请求保护一种半导体装置。对比文件 1 公开了一种半导体装置,其中说明书第 2 栏第 25-30 行及附图 1-2 公开了如下技术特征: 一半导体装置,由多个角锥形状的突起电极(4)接合到半导体芯片的焊区电极(2)上而构成。由此可知,权利要求 2 与对比文件 1 的区别在于: 凸起电极和焊区电极是通过各向异性导电膜接合的。对比文件 2 说明书第 2 栏第 10-38 行公开了技术特征: 用各向异性导电膜(4)将芯片电极(2)和基板电极(3A)电连接起来。各向异性导电膜在对比文件 2 和本申请中所起的作用都是电连接电极,而且用各向异性导电胶进行电连接是半导体领域中常用的连接方法。所以对比文件 2 给出了将其中的各向异性导电膜应用到对比文件 1 中以连接凸起电极和焊接电极的技术启示。因此,权利要求 2 相对于对比文件 1和 2 不具备突出的实质性特点和显著的进步,不符合专利法第二十二条第三款有关创造性的规定。
- 3. 权利要求 3 请求保护一种半导体装置。对比文件 2 公开了一种半导体装置,其中说明书第 4 栏第 20 行至第 7 栏第 29 行及附图 1-5 公开了如下技术特征:一半导体装置,由多个圆锥形状的凸起电极(12A)热压接接合到半导体芯片的焊区电极上而构成。由此可知,权利要求 3 与对比文件 2 的区别在于:凸起电极为角锥形状。对比文件 1 说明书第 2 栏第 25-30 行及附图 1-2 公开了如下技术特征:半导体芯片的多个凸起电极(4) 是角锥形状的。角锥形状的电极在对比文件 1 和本申请中都是作为芯片的凸起电极,所以对比文件 1 给出了将该技术特征结合到对比文件 2 中的技术启示。因此,权利要求 3

THIS PAGE BLANK (115

Ũ

相对于对比文件1和2不具备突出的实质性特点和显著的进步,不符合专利法第二十二条第三款有关创造性的规定。

- 4. 权利要求 4 请求保护一种半导体装置。对比文件 2 公开了一种半导体装置,其中说明书第 4 栏第 20 行至第 7 栏第 29 行及附图 1-5 公开了如下技术特征:一半导体装置,由多个圆锥形状的突起电极(12A)热压接进行合金化结合到半导体芯片的焊区电极上而构成。由此可知,权利要求 4 与对比文件 2 的区别在于: 凸起电极为角锥形状。对比文件 1 说明书第 2 栏第 25-30 行及附图 1-2 公开了如下技术特征:半导体芯片的多个凸起电极 (4) 是角锥形状的。因此,权利要求 4 相对于对比文件 1 和 2 不具备突出的实质性特点和显著的进步,不符合专利法第二十二条第三款有关创造性的规定。
- 5. 权利要求 5 中的"将多个角锥形状的凸起电极的每一个接合到与配置在半导体芯片上的各焊区电极导电性连接的再布线金属部上而构成"。在说明书的实施例中没有相应的记载,本领域内普通技术人员从说明书中不能够得出"配置在半导体芯片上的各焊区电极导电性连接的再布线金属部"是什么样的(什么形状、由什么材料制成及与电极如何连接等)。因此,权利要求 5 得不到说明书的支持,不符合专利法第二十六条第四款的规定。
- 6. 权利要求 6、7的附加技术特征是:用硬质的 Ni 来构成上述各凸起电极的母体材料;用软质的 Cu 来构成上述各凸起电极的母体材料。对比文件 3 说明书第 2 栏第 33-35 行、第 3 栏第 28-38 行及附图 3 公开了技术特征:由镍构成角锥形状的凸起电极 (53),也可以由铜构成。该技术特征在对比文件 3 和本申请中都是作为半导体芯片凸起电极的母体材料,所以对比文件 3 给出了将该技术特征结合到对比文件 1 和 2 中的技术启示。因此,当权利要求 6、7 引用的权利要求 1 不具备新颖性、权利要求 2-4 不具备创造性时,权利要求 6、7 不具备突出的实质性特点和显著的进步,不符合专利法第二十二条第三款有关创造性的规定。
- 7. 权利要求 8-11 分别请求保护一种半导体装置的安装结构体,其与权利要求 1-4 的区别在于增加了技术特征: 将上述各凸起电极结合到基板上形成的各端子来安装。对比文件 2 说明书第 4 栏第 20 行至第 7 栏第 29 行及附图 1-5 公开了技术特征: 将凸起电极(12)接合到基板上形成的各端子(11A)来安装。

THIS PAGE BLANK

由于上述理由(参见权利要求 1-4 的评述)可知,权利要求 8-11 相对于对比文件 1 和 2 不具备突出的实质性特点和显著的进步,不符合专利法第二十二条第三款有关创造性的规定。

- 8. 权利要求 12-15 分别请求保护一种半导体装置的安装结构体,其与权利要求 1-4 的区别在于: 将上述各凸起电极用锡焊结合到基板上形成的各端子来安装: 用锡焊进行电连接, 是本领域中一种常用的连接方法, 因此, 用锡焊将芯片的凸起电极与基板的端子接合来安装, 对于本领域内普通技术人员来说是容易想到的, 不需要花费创造性的劳动, 而且从说明书中也得不出其可以起到任何预想不到的技术效果。参照权利要求 1-4 的评述可知, 权利要求 12-15 相对于对比文件 1 和 2 不具备突出的实质性特点和显著的进步, 不符合专利法第二十二条第三款有关创造性的规定。
- 9. 权利要求 16-19 分别请求保护一种半导体装置的安装结构体,其与权利要求 8-11 的区别在于: 用粘接剂来粘接上述半导体装置与基板之间来安装。通过粘接剂来将半导体芯片与基板安装在一起,是本领域中常用的一种方法,是本领域的公知常识。因此,参照权利要求 5-8 的评述可知,权利要求 16-19 相对于对比文件 1 和 2 不具备突出的实质性特点和显著的进步,不符合专利法第二十二条第三款有关创造性的规定。
- 10. 权利要求 20、21 的附加技术特征同权利要求 6、7 的附加技术特征相同,参见权利要求 6、7 的评述可知,当权利要求 20、21 引用的权利要求 8-19 不具备创造性时,权利要求 20、21 不具备突出的实质性特点和显著的进步,不符合专利法第二十二条第三款有关创造性的规定。
- 11. 权利要求 22 中的"利用光刻···形成角锥形状的孔的角锥形状的孔形成工序",根据说明书所述,是用光刻将氧化膜加工成与芯片焊区电极反转的图形,用氧化膜作掩膜通过使用碱性的刻蚀液对硅基板进行各向异性刻蚀,在硅基板上形成由(111)面包围的四角锥的刻蚀孔,并不是用光刻形成角锥孔的。因此,权利要求 22 得不到说明书的支持,不符合专利法第二十六第四款的规定。
- 12. 说明书各部分未加标题,不符合专利法实施细则第十八条第二款的规 定。

- ņ.

13. 说明书不符合专利法实施细则第十八条第三款的规定。说明书第 7 页第 7 行中的"没有尺寸(特别是高度)的离散性的方式"具体是一种什么方式不清楚。第 13、14 行中的"如图 6 中所示,利用粘接剂或粘接片来粘接基板 21 的表面与半导体装置 1a 的焊区电极 3 及保护膜 4 之间"不通顺,其中的"半导体装置 1a",根据说明书及附图 4—6,应该为"半导体装置 1b、1c"。另外,说明书第 6 页第 28 行至第 7 页第 25 行所述的第二实施形态及附图 4—6 中的"半导体装置"用了两个附图标记"1b、1c"来表示,应使用一个附图标记来表示,以使其更清楚、简要。

基于上述理由,本申请照目前文本还不能被授予专利权,申请人应根据本通知书在指定的期限内陈述意见和/或进行修改,以克服上述缺陷,否则,本申请将被驳回。请申请人注意,对申请文件的修改应当符合专利法第 33 条的规定,不得超出原说明书和权利要求书记载的范围。